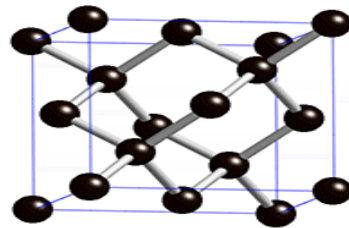


# YIC

## Tuning fork Crystal

結構與應用



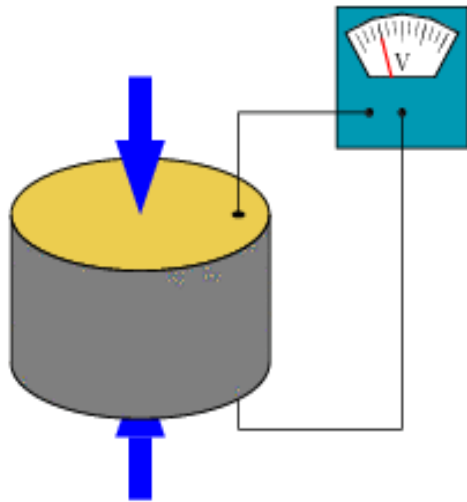
**YUECHUNG INTERNATIONAL CORP.**

20F-4, No. 79, Sec. 1, Hsin Tai Wu Rd., His-Chih, Taipei Hsien, Tawan.

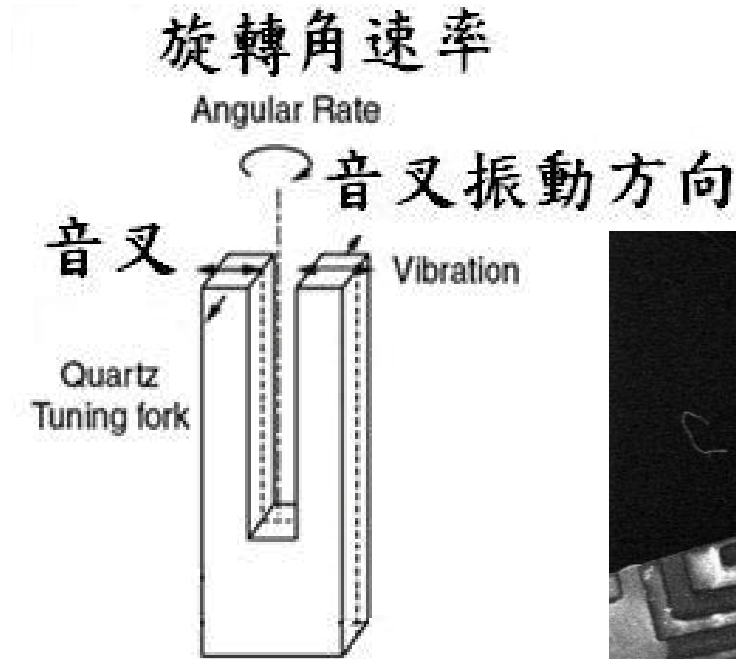
June, 2010

<http://www.yic.com.tw>

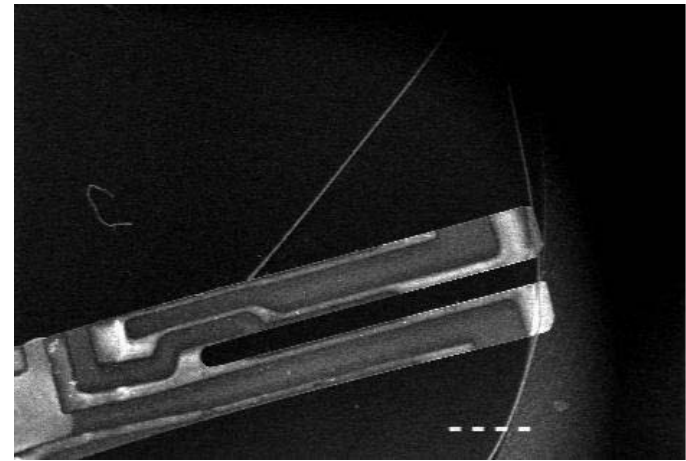
# Crystal 振盪原理



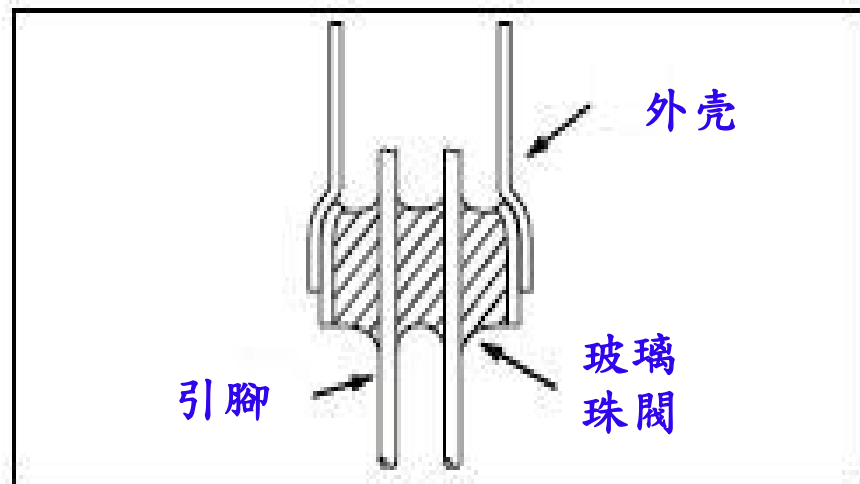
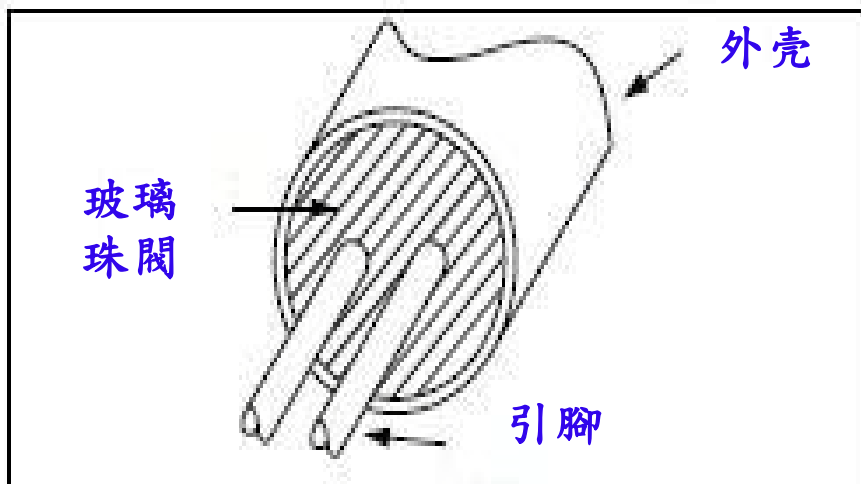
壓電效應



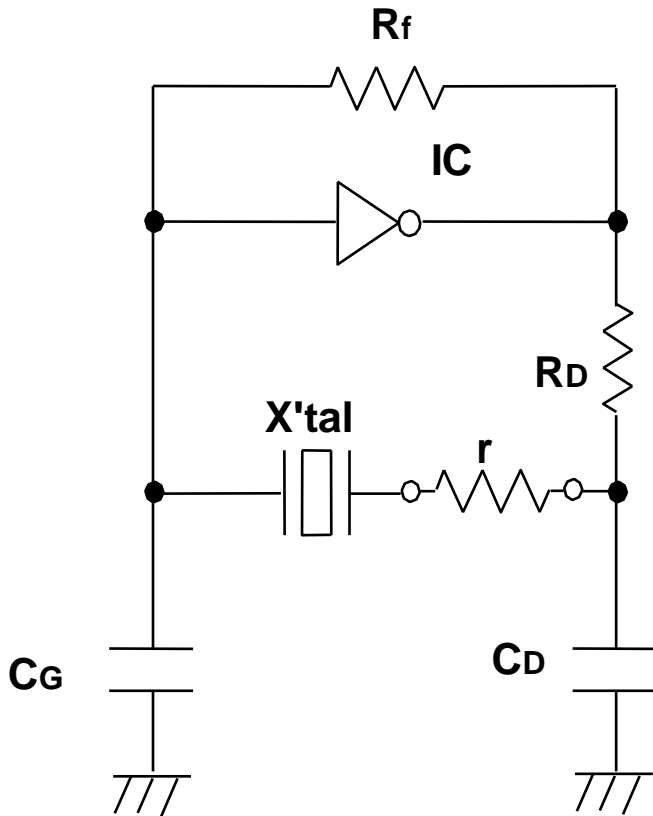
Tuning fork Crystal  
振盪原理



# Tuning fork Crystal 結構



# Tuning fork Crystal 振盪回路



## Check of Negative Resistance

1. 將電阻( $r$ )跟晶體單元按串聯方式連接到電路。
2. 調整( $r$ )，使得 振盪發生（或停止）。
3. 當振盪剛啟動（或停止）時，如圖所述，測量( $r$ )。
4. 建議的( $r$ )，( $r$ ) >  $C_I \times (5$ 至  $10)$ 倍

## 振盪頻率和負載容量( $C_L$ )

$$C_L = (C_D C_G / (C_D + C_G)) + C_s$$

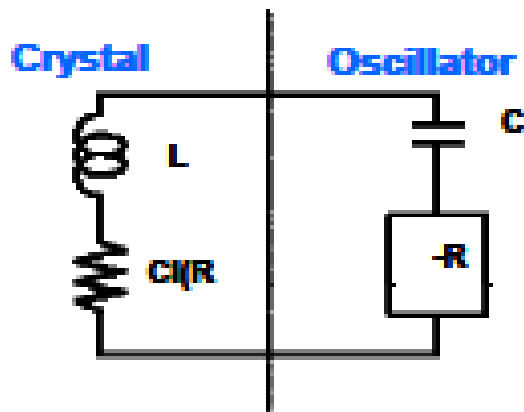
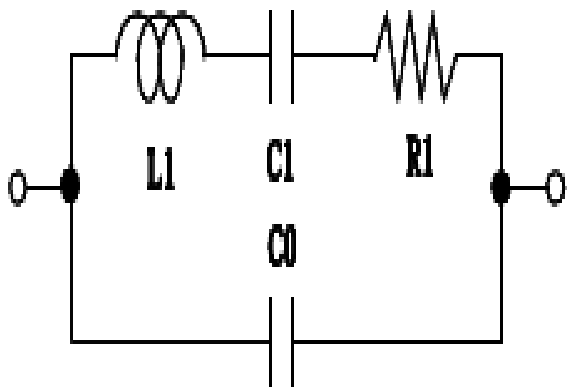
$C_s$  = 電路的浮動容量

# Tuning fork Crystal 應用

因CI值(晶體阻抗; Crystal Impedance)的增大而造成的振盪穩定性的下降

CI值較大時起振或停止電壓會變高。即會出現即使增大電壓也難以起振、電壓稍下降振盪就會變得不穩定或停止振盪的現象。

而且CI值是Crystal單體中的諧振頻率的等效阻抗，對振盪的不穩定或不振盪產生影響的、決定振盪裕度(allowance)的重要參數之一。



## 解決對策

首先，需要確保衡量振盪電路能否穩定振盪的尺度的振盪裕度(allowance)在 5~10 倍以上。這項振盪裕度(allowance)的振盪電路的負阻抗 (CI) 除以晶體振盪單元的等效串聯阻抗 (r) 的最大值來表示。

當振盪裕度(allowance)不足時，將出現如上所述的延遲起振時間或起振電壓變高的故障。而且，當振盪裕度(allowance)明顯不足時，振盪將陷入不穩定或不起振的狀態。

為了提高振盪裕度(allowance)，以下兩種方法較為有效：

- ① 通常改善負阻抗的方法較為有效，振盪電路部分功耗與負阻抗之間的關係，可使用增加振盪部電流的方法來解決，但這種方法存在增加耗電量的缺點。
- ② 使用CI值較小的石英晶體也可以改善振盪裕度(allowance)，但如上所述，通常Crystal的小型化將使CI值變大。

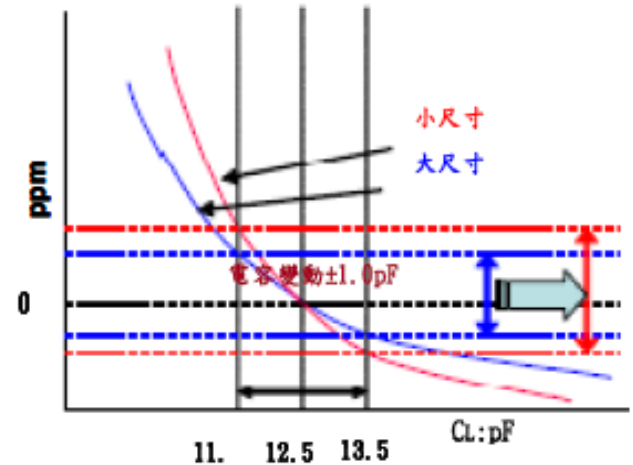
## 振盪頻率的偏移

頻率與負載電容特性如圖所示，隨振盪器的規格尺寸而不同。頻率的精度隨著振盪器尺寸的小型化，電容容量每1pF的頻率敏感度將變高（曲線的傾斜變得急劇），因此受到每塊基板的雜散容量不均的影響，頻率容易變動。即振盪頻率的偏移變大。

這種情況下晶體振盪電路的對策如下所示。

$$CL \approx C_g \times C_d / (C_g + C_d) + C_s$$

$C_s$ : 電路的雜散容量)



## 解決對策

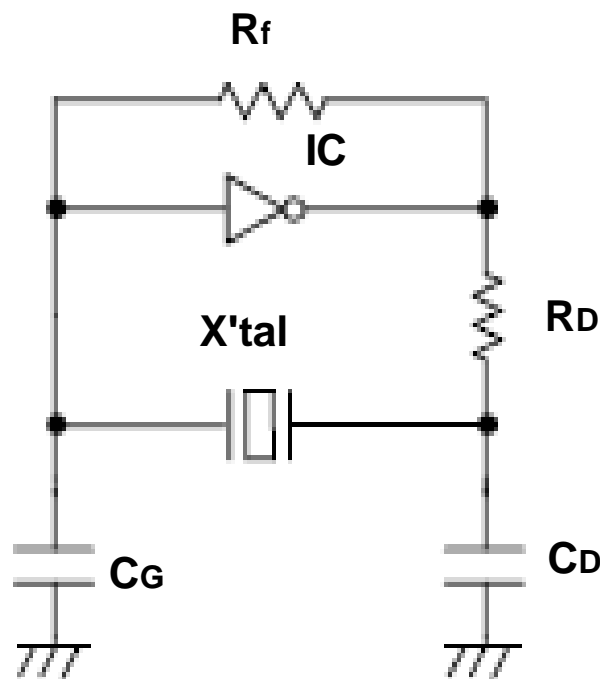
改變此圖中的柵極容量 $C_G$ 、漏極容量 $C_D$ ，可以調整振盪頻率。因此，可採取以下方法：

①先選擇 $C_G$ 、 $C_D$ 的平均較小的電容；視情況調整容量的大小。

F過高C加大, F過低C調小, 儘量保持 $C_G$ 、 $C_D$ 的平衡。

②選擇敏感度低的Crystel。

用上述觀點選擇適當的電容值，就能得到穩定的頻率精度。

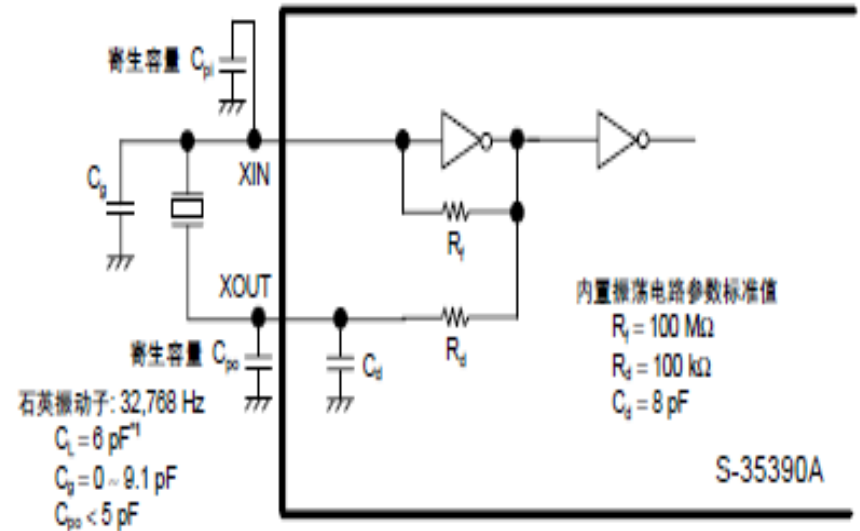
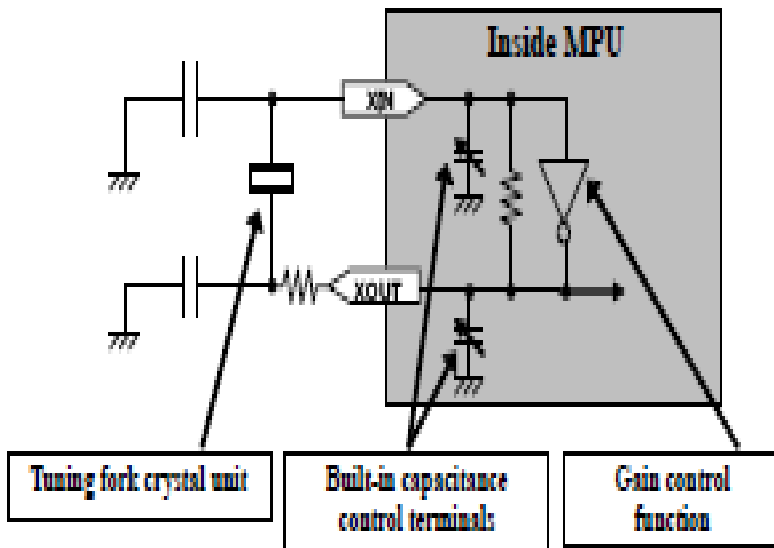




## 因（MPU）的低電壓化而造成的振盪故障

- 一. 低耗電（MPU）開發的變化趨勢產品末端的小型、低耗電、多功能化正在不斷進展，對被廣泛使用於各種用途的 MPU 的要求也一樣。針對這些要求，MPU 的產品開發著重於以下方面：
  1. 半導體晶片數的減少，單晶片化。
  2. 所採用的設計規則的細微化。
  3. 低電壓、低耗電化。
  
- 二. 32.768KHz振盪電路的低耗電化與這種開發的進程相對照，對32.768KHz 振盪電路也產生了各種制約。特別是 32.768KHz 時鐘在 MPU內一直處於工作狀態，因此被視為最需要做到低耗電的功能。其中，做為今後的應用領域得到矚目的傳感網路以及生態產品需要在電池驅動下長時間工作，所以這種傾向更為顯著。  
最近，為了實現32.768KHz時鐘的低耗電化，各半導體製造廠商對32.768KHz振盪電路採用了各種不同的手法。半導體製造廠商的規格各不相同。

- 採用可變倒相放大器（電壓增益可變、內部倒相放大器數可變）
- 採用可變內藏電容
- 採用減少倒相放大器ON時直通電流的程式



精工 S-35390A

由於上述變化趨勢，低耗電量化IC正在不斷進展，但負面容易受到以下的影響：

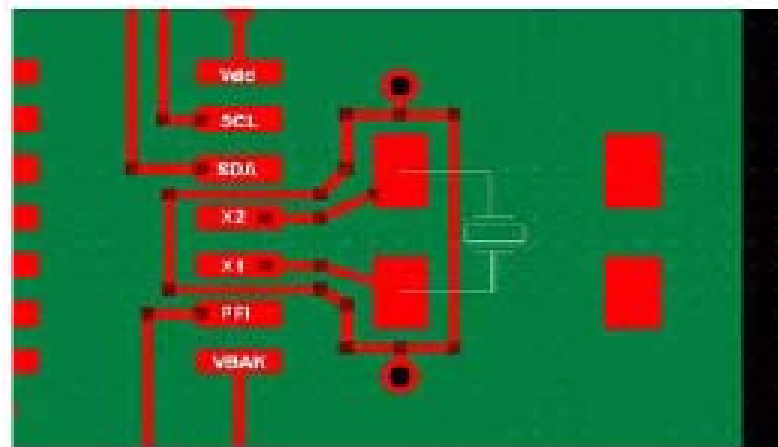
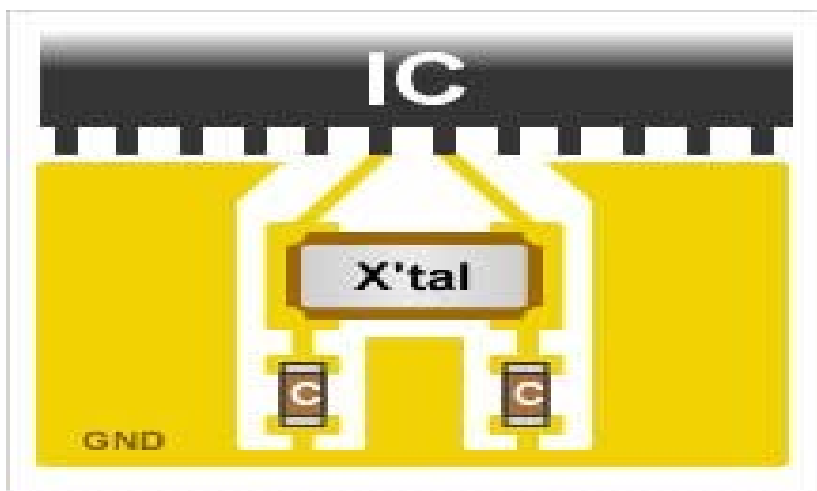
- 對噪音較弱；
- 振盪頻率不準確；
- 無法確保振盪裕度(allowance)。

為了實現IC低耗電以及穩定的振盪，對半導體、基板、Crystal進行適當的評估將變得愈益重要。

## 解決對策

重要的是在產品設計的階段中，使用實際採用的半導體、電路基板、Crystal進行振盪電路評估試驗。首先，基板設計將成為重點。設計基板時，請注意以下事項：

- ①振盪電路（Crystal、振盪電容）應配置在振盪IC（MPU等）附近。
- ②基板佈線應最短且不交叉（20 mm以內）。
- ③在Crystal的下部基板配置GND。

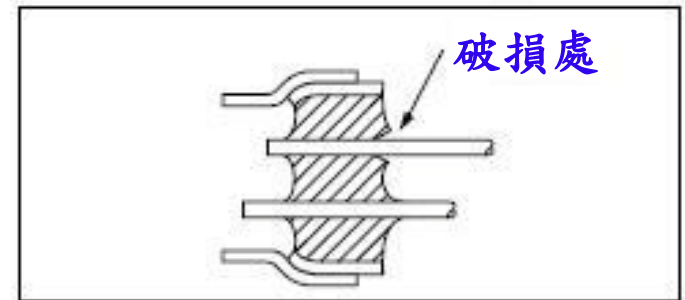


如果設計中不注意以上事項，將引起不起振、振盪不穩定、頻率不準確等各種故障。

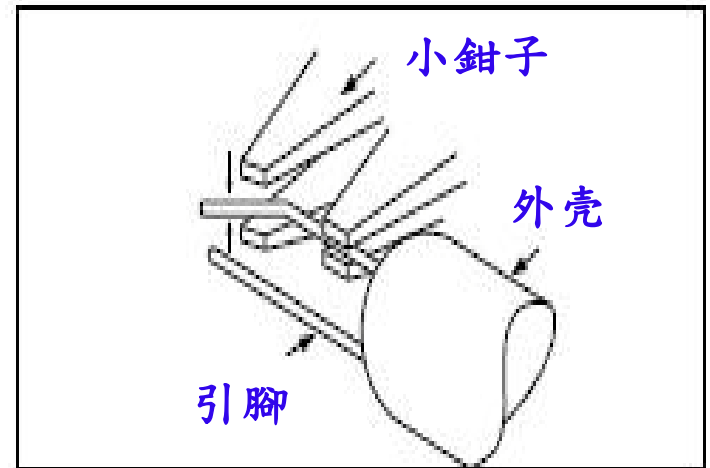
# 使用重要注意事項

## • 修改彎曲導腳的方法

(1) 要修改彎曲的引腳時，以及要取出晶振等情況下不能強制拔出引腳，如果強制地拔出引腳，會引起玻璃的破裂，而導致殼內真空濃度的下降，有可能促使晶振特性的惡化以及晶振晶片的破損。

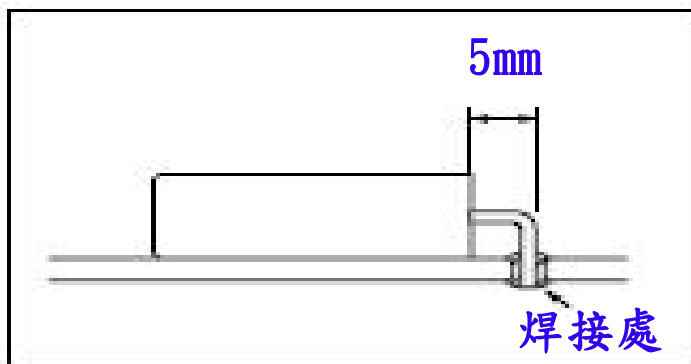


(2) 要修改彎曲的引腳時，要壓住外殼基側的引腳，且從上下方壓住彎曲的部位，再進行修改。

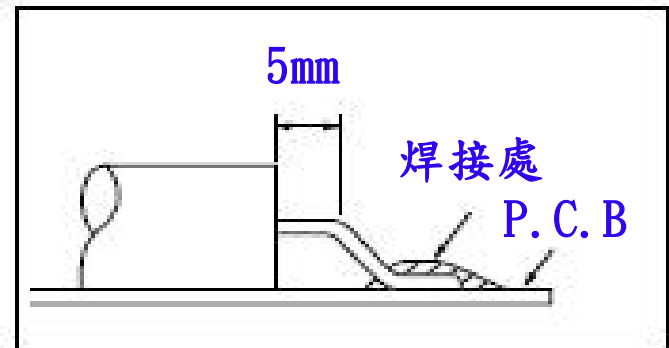


## • 彎曲導腳的方法

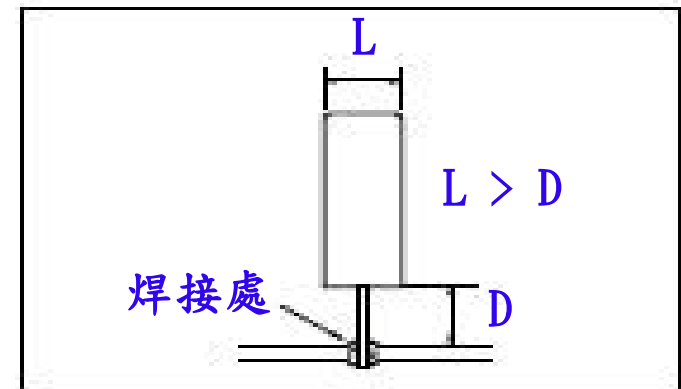
(1) 將導腳彎曲之後並進行焊接時，引腳上要留下離外殼5mm的直線部位。如果不留出引腳的直線部位而將引腳彎曲，有可能導致玻璃的破碎。



(2) 在引腳焊接完畢之後再將導腳彎曲時，務必請留出大於外殼直徑長度的空間部分。



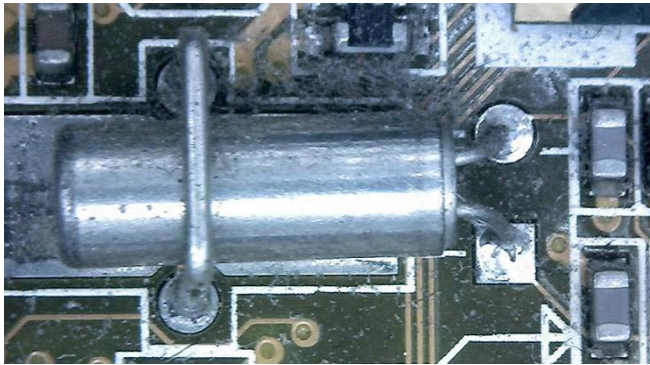
如果直接在外殼部位焊接，會導致殼內真空濃度的下降，使晶振特性惡化以及晶振晶片的破損。



注意將晶振平放時，不要使之與引腳相碰撞，請放長從外殼部位到線路板為止的引腳長度(L)，並使之大於外殼的直徑長度(D)。

## 焊接方法

焊接部位僅局限於引腳離開玻璃纖部位 1.0mm 以上的部位，並且請不要對外殼進行焊接。當對外殼焊接溫度超過 $150^{\circ}\text{C}$ 時，Crystal內部溫度會大於2倍的焊接溫度。另外，如果利用高溫或長時間對引腳部位進行加熱，會導致晶振特性的惡化以及晶振的破損。因此，請注意對引腳部位的加熱溫度要控制在 $300^{\circ}\text{C}$  以下，且加熱時間要控制在5秒以內完成(單點焊接不得超過3秒)。



如外殼因需要EMI隔離或固定建議如上圖所示的方式，已確保Crystal增加使用壽命。

## 關於沖洗清潔

**Tuning fork Crystal**由於採用小型、薄型的晶振晶片，以及相對而言頻率與超音波清潔器相近，所以會由於共振而容易受到破壞，因此請不要用超音波清潔器來沖洗晶振。

## 關於機械性衝擊

- (1) 從設計角度而言，即使石英產品從高度75cm處落到硬質木板上三次，按照設計不會發生什麼問題，但因落下時的不同條件而異，有可能導致石英晶片的破損。在使之落下或對它施加衝擊之時，在使用之前，建議確認一下振盪檢查等的條件。
- (2) 請儘量避免將本公司的音叉型晶振與機械性振動源(包括超聲波振動源)安裝到同一塊基板上，不得已要安裝到同一塊基板上時，請確保晶振能正常工作。